

# Ćw. 8 Bramki logiczne

## 1. Cel ćwiczenia

Celem ćwiczenia jest zapoznanie się z podstawowymi bramkami logicznymi, poznanie ich rodzajów oraz najważniejszych parametrów opisujących ich własności elektryczne. Następnym etapem jest zapoznanie się z zastosowaniem bramek do budowy cyfrowych układów kombinacyjnych oraz minimalizacja funkcji logicznych.

## 2. Wymagane informacje

Sygnały cyfrowe, stany logiczne, rodzaje bramek logicznych i zasada ich działania.

## 3. Wprowadzenie teoretyczne

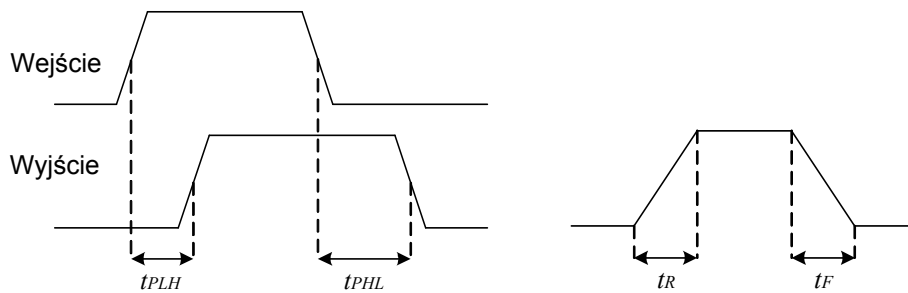
Bramki logiczne stanowią podstawowe elementy w elektronice cyfrowej. Za ich pomocą możliwe jest praktyczne realizowanie bardziej skomplikowanych funkcji logicznych. Podstawowe funkcje logiczne to:

- negacja (zaprzeczenie - NOT),
- alternatywa (suma - OR),
- koniunkcja (iloczyn - AND).

Rzeczywiste bramki logiczne mają skończony czas reakcji. Oznacza to, że na wyjściu układu odpowiedź nie pojawi się od razu, lecz po pewnym czasie. Konieczne jest więc zdefiniowanie kilku przedziałów czasu charakteryzujących działanie danej bramki:

- $t_p$  – czas propagacji, określa odstęp czasu pomiędzy pojawieniem się wymuszenia na wejściu bramki a pojawieniem się odpowiedzi na jej wyjściu (czasem rozróżnia się czas propagacji przy zmianie ze stanu niskiego na wysoki  $t_{PLH}$  i na odwrót  $t_{PHL}$ ),
- $t_R$  – czas narastania, określa odstęp czasu pomiędzy zmianą stanu na wyjściu układu ze stanu niskiego na wysoki,
- $t_F$  – czas opadania, określa odstęp czasu pomiędzy zmianą stanu na wyjściu układu ze stanu wysokiego na niski.

Charakterystyczne czasy dla przykładowej bramki zaznaczono na Rys.1.

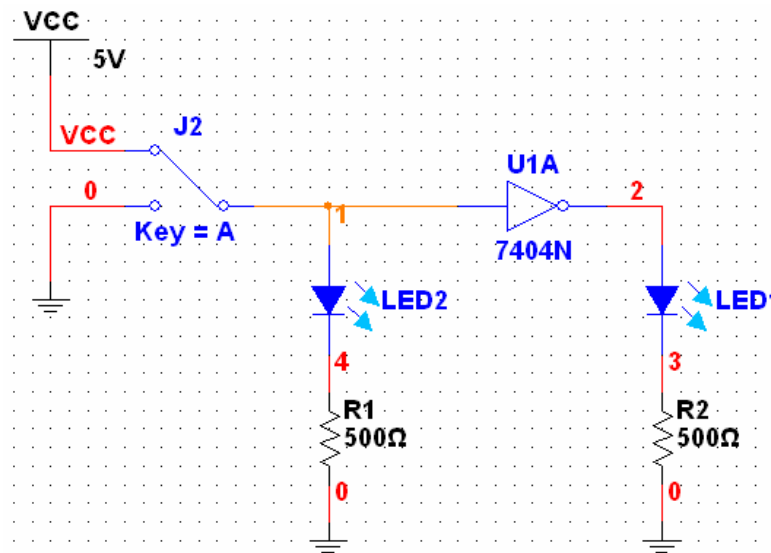


Rys.1. Definicja czasów propagacji, narastania i opadania.

## 4. Wykonanie ćwiczenia

### 4.1. Badanie działania inwertera

Układ z Rys.2. służy do zbadania działania inwertera (np. układu 7404N). Przełącznik na wejściu pozwala na zmianę stanu wejścia bramki na wysoki (zasilanie) lub niski (masa). Diody pozwalają na obserwację wyjścia bramki. Świecenie diody oznacza stan wysoki („1”), natomiast jego brak stan niski („0”).



Rys.2. Układ do badania inwertera.

Zmieniając stan wejścia i obserwując zachowanie wyjścia należy uzupełnić tabelę analogiczną do poniższej i umieścić ją w sprawozdaniu.

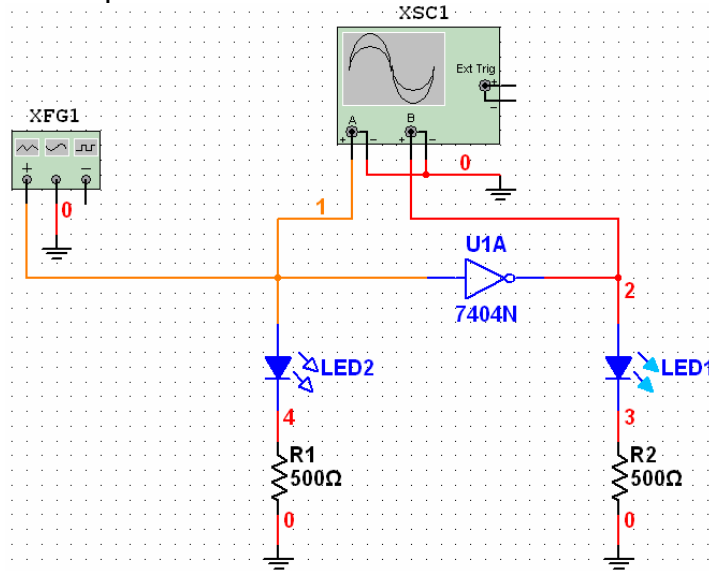
Wejście	Wyjście
0	
1	

Należy wyjaśnić jaką funkcję logiczną realizuje badana bramka.

### 4.2. Badanie czasu propagacji inwertera.

W celu pomiaru czasu propagacji inwertera należy zmodyfikować poprzedni układ wg Rys.3. Generator funkcyjny należy ustawić na generację fali

prostokątnej o częstotliwości 5 MHz, amplitudzie 2,5 V, składowej stałej 2,5 V i wypełnieniu 50%. Po uruchomieniu symulacji należy na oscyloskopie obserwować zachowanie układu i zmierzyć czasy propagacji  $t_{PLH}$  i  $t_{PHL}$ . Wynik obserwacji zamieścić w sprawozdaniu.



Rys.3. Układ do badania czasu propagacji inwertera.

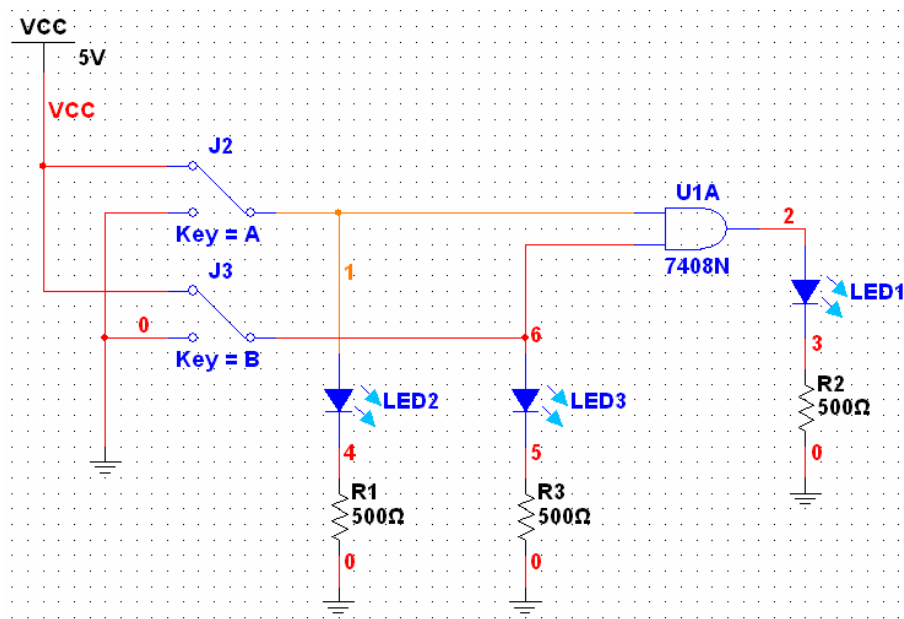
#### 4.3. Pomiar charakterystyki przejściowej inwertera

W tej części ćwiczenia należy wykorzystać schemat z poprzedniego punktu. W celu dokonania pomiaru charakterystyki przejściowej należy jedynie zmienić ustawienia generatora i oscyloskopu. Należy przełączyć generator w tryb generacji fali trójkątnej ustawiając częstotliwość na 1 kHz oraz amplitudę i offset na 2,5 V. Oscyloskop należy przełączyć w tryb pracy B/A oraz tak dobrać wzmacnienia kanału A i B aby zaobserwować żadaną charakterystykę (wzmacnienia obu kanałów powinny być takie same).

Zaobserwowaną charakterystykę należy umieścić w sprawozdaniu wyjaśniając jak należy interpretować jej kształt.

#### 4.4. Badanie działania bramki AND.

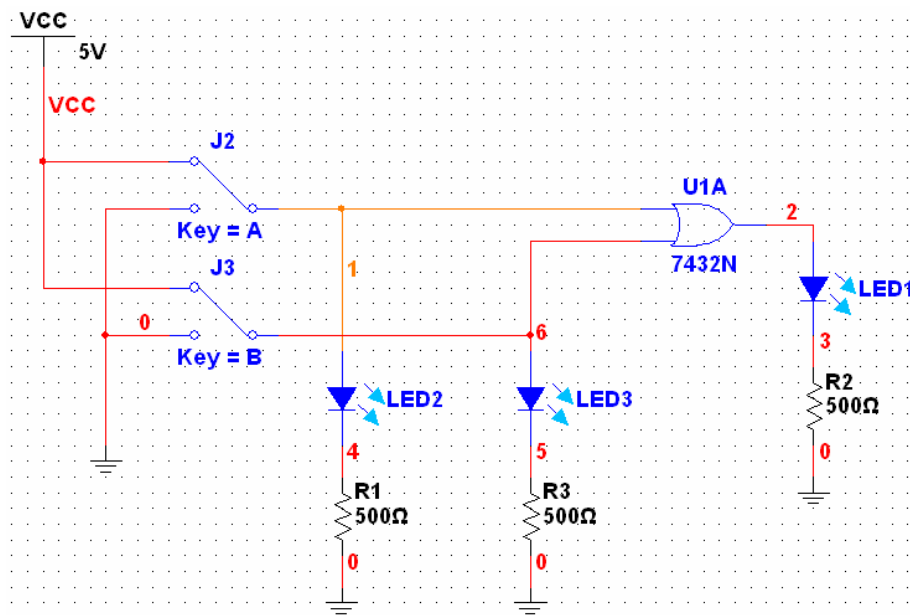
Wykorzystując układ pomiarowy z pierwszej części ćwiczenia należy zbudować układ wg Rys.4 z wykorzystaniem bramki AND (np. 7408N). Należy skonstruować dla tej bramki tabelę analogiczną do tej z punktu 4.1 a następnie zmieniając stan przełączników i obserwując diody wypełnić ją i zamieścić w sprawozdaniu. Należy również wyjaśnić jaką funkcję logiczną realizuje ta bramka.



Rys.4. Układ do badania bramki AND.

#### 4.5. Badanie bramki OR

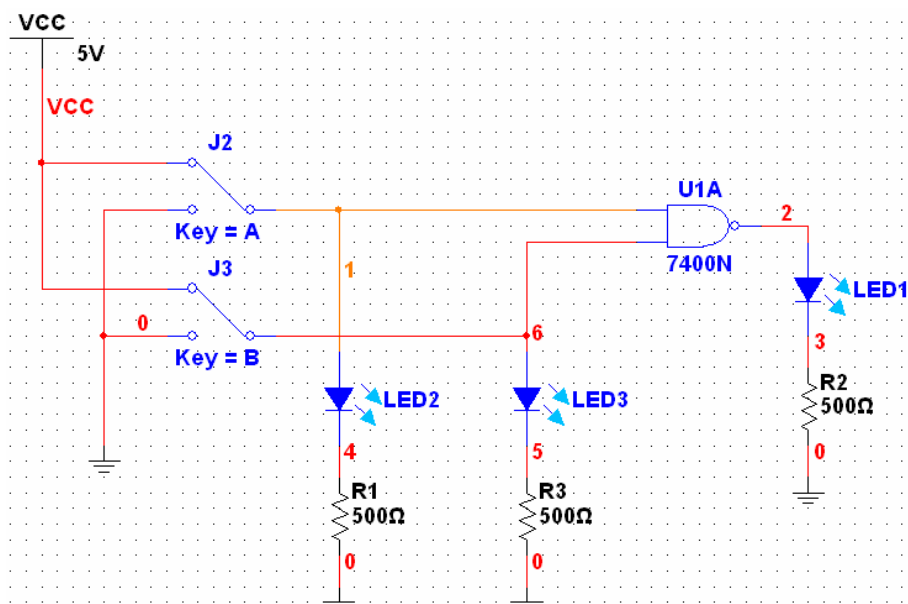
Należy skonstruować układ wg Rys.5 z wykorzystaniem bramki OR (np. 7432N) i wykonać czynności pomiarowe analogiczne do poprzedniego punktu.



Rys.5. Układ do badania bramki OR.

#### 4.6. Badanie bramki NAND

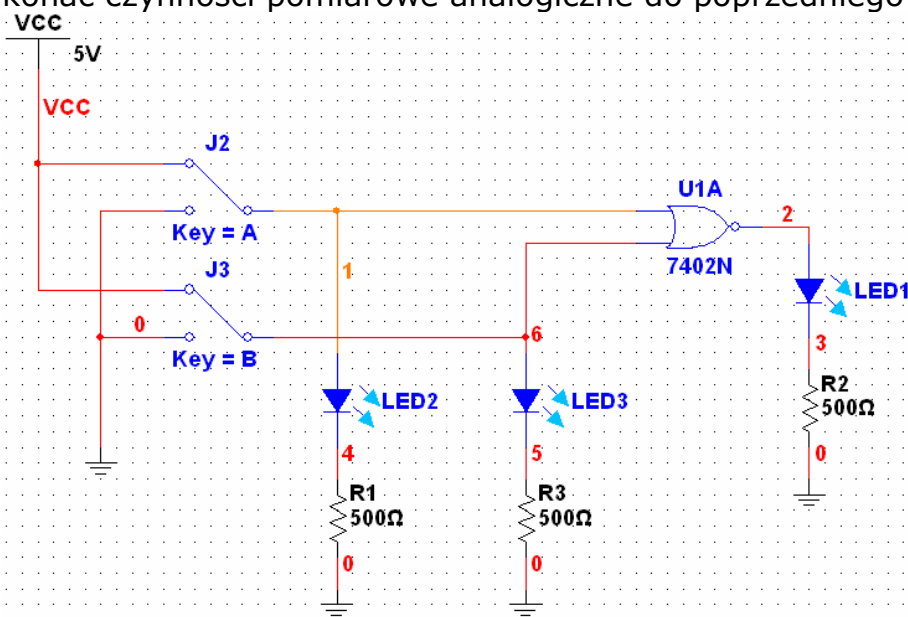
Należy skonstruować układ wg Rys.6 z wykorzystaniem bramki NAND (np. 7400N) i wykonać czynności pomiarowe analogiczne do poprzedniego punktu.



Rys.6. Układ do badania bramki NAND.

#### 4.7. Badanie bramki NOR

Należy skonstruować układ wg Rys.7 z wykorzystaniem bramki NOR (np. 7402N) i wykonać czynności pomiarowe analogiczne do poprzedniego punktu.

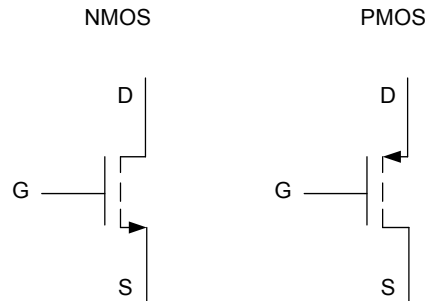


Rys.7. Układ do badania bramki NOR.

#### 4.8. Badanie czasów narastania dla inwertera CMOS

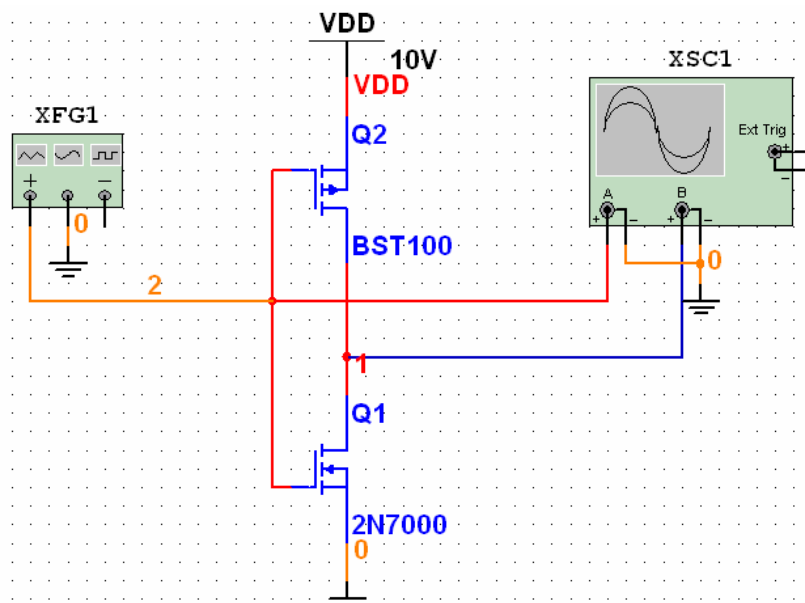
Bramki logiczne w zależności od technologii wytwarzania budowane są z różnych rodzajów tranzystorów. Powszechnie stosowaną obecnie technologią jest technologia CMOS wykorzystująca unipolarne tranzystory typu MOSFET posiadające trzy końcówki: źródło (S), bramkę (G) i dren (D). Dla uproszczenia można je potraktować jako klucze – włączone przewodzą prąd (między drenem

a źródłem), wyłączone nie. Istnieją dwa rodzaje tego typu tranzystorów (Rys. 8). Tranzystor NMOS przewodzi prąd z drenu do źródła, gdy na bramkę poda się wysokie napięcie, natomiast tranzystor PMOS gdy niskie.



Rys.8. Symbole tranzystorów NMOS i PMOS.

W celu wykonania tej części ćwiczenia należy zbudować inwerter przedstawiony na Rys. 9. Pozwoli to na zaobserwowanie zjawisk występujących w rzeczywistych (nieidealnych) bramkach logicznych.



Rys.9. Schemat do badania inwertera CMOS.

Generator funkcyjny XFG1 należy przełączyć w tryb generacji przebiegu prostokątnego o częstotliwości 100 MHz, amplitudzie 5 V i offsecie 5 V. Zmienić czas narastania i opadania sygnału z generatora (rise/fall time) na wartość 100 ps. Tak dobrać nastawy oscyloskopu, aby na ekranie zaobserwować około dwa okresy przebiegu wejściowego i wyjściowego (pozwoli to na dokładniejszy pomiar czasów).

Za pomocą oscyloskopu (wykorzystać kursory) należy zmierzyć czasy opóźnień sygnału wyjściowego względem wejściowego w przypadku zmiany stanu wejściowego z „0” na „1” i z „1” na „0”.

W sprawozdaniu należy zamieścić wyniki pomiarów czasów opóźnień oraz oscylogramy wykorzystane do tych pomiarów.

#### **4.9. Badanie bramki EXOR – zadanie projektowe**

Należy za pomocą poznanych bramek logicznych zrealizować bramkę EXOR realizującą funkcję:

$$Y = \overline{A}B + A\overline{B}$$

Następnie należy sporządzić tabelę analogiczną jak w poprzednich punktach i zaproponować zastosowanie takiej funkcji.

### **5. Opracowanie wyników**

W sprawozdaniu z ćwiczenia powinny się znaleźć:

- schematy badanych układów,
- zebrane przebiegi czasowe,
- zebrane tabele prawdy badanych bramek,
- wnioski.

### **6. Literatura**

- [1] U. Tietze, Ch. Schenk „Układy półprzewodnikowe”, Wydawnictwa Naukowo-Techniczne, Warszawa 1996, Rozdział 9.1-9.3 (s. 215-224)
- [2] P. Horowitz, W. Hill „Sztuka elektroniki. Część 2.”, Wydawnictwa Komunikacji i Łączności, Warszawa 1995, Rozdziały 8.01-8.07 (s. 11-23)