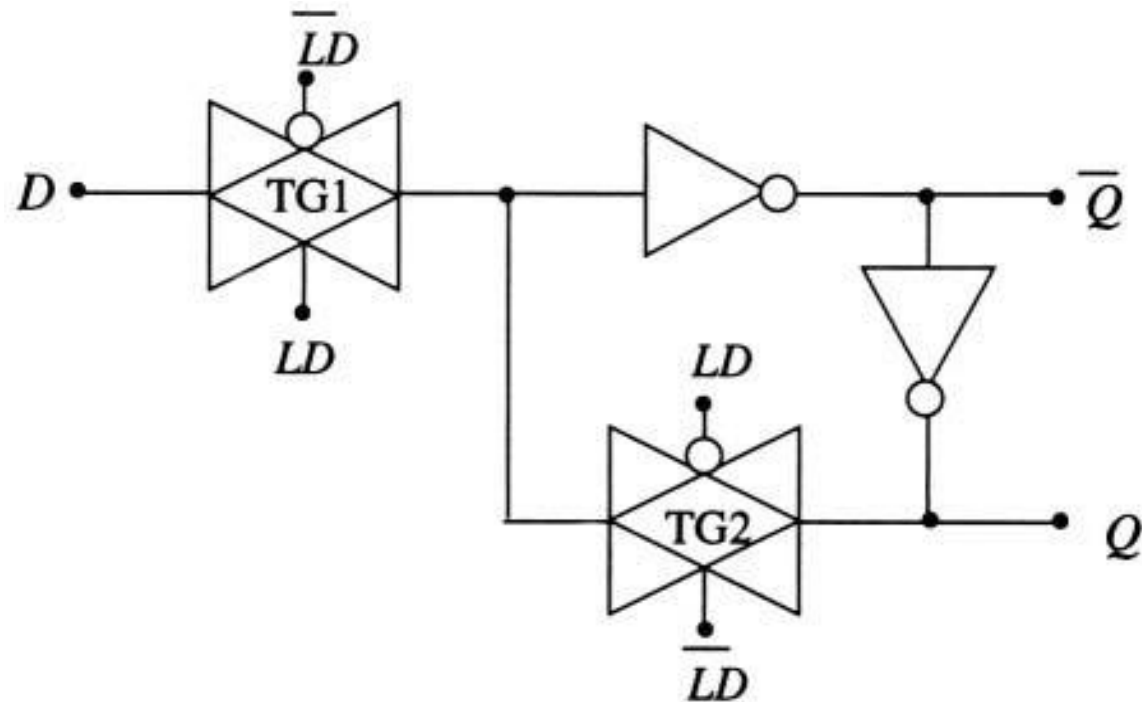


Układy cyfrowe CMOS

Przerzutnik D

Przerzutnik z bramką transmisyjną

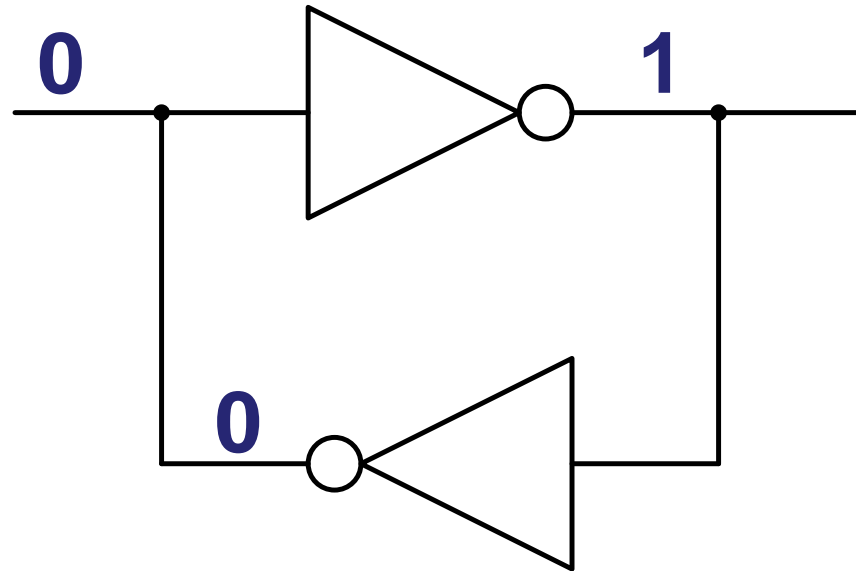
- Zatrząsk D (D-latch)



Po co bramki transmisyjne w zatrząsku?

Przerzutnik D-latch – działanie

Gdyby nie było bramek transmisyjnych



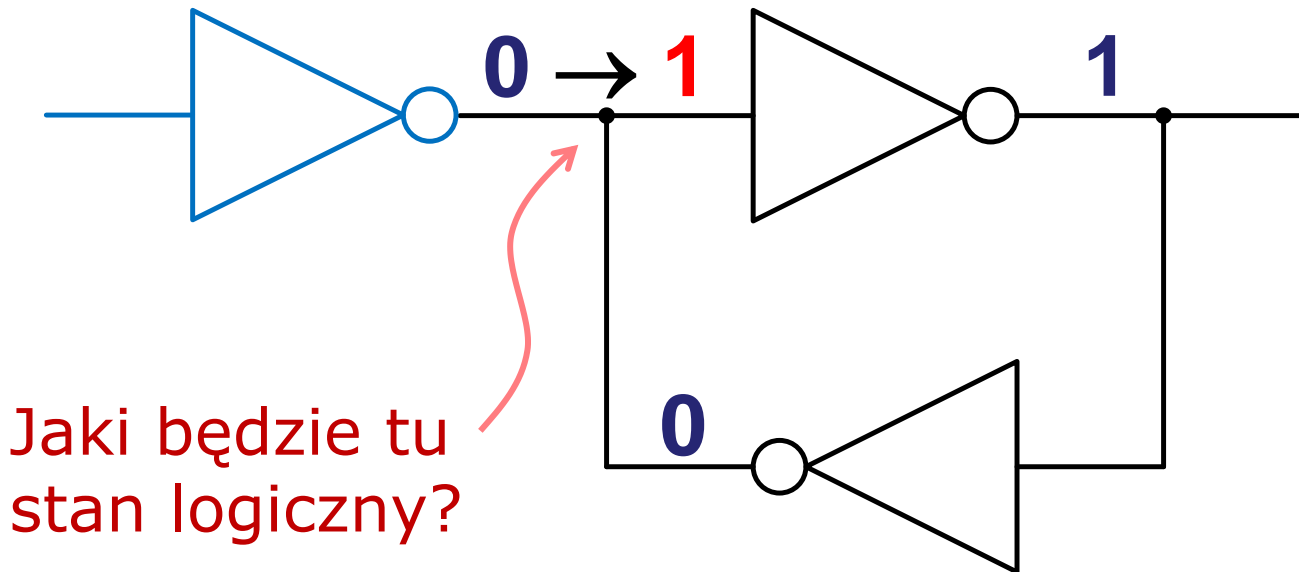
Działa jak zatrząsk!

Czy jest jakiś problem?

Co z wejściem?

Przerzutnik D-latch – działanie

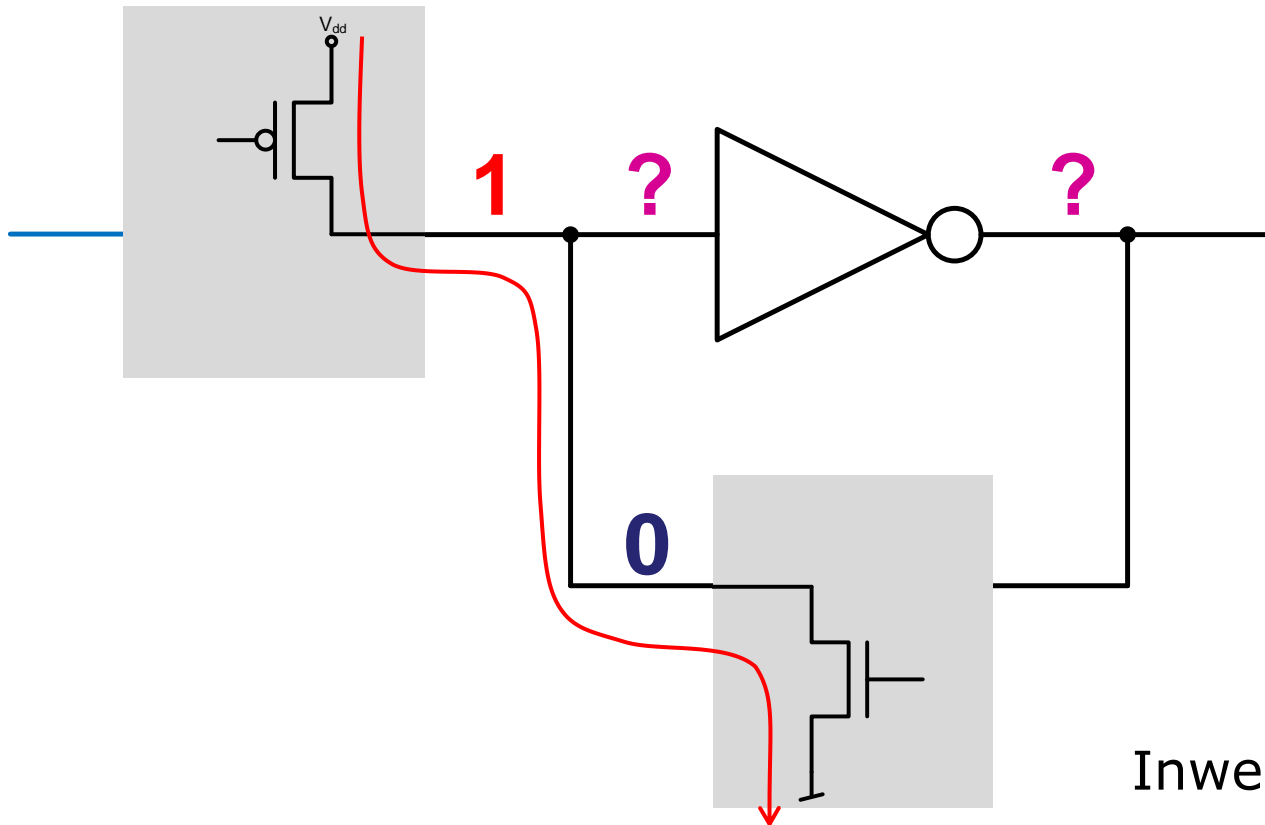
Gdyby nie było bramek transmisyjnych – sterowanie



Inwerter symetryczny

Przerzutnik D-latch – działanie

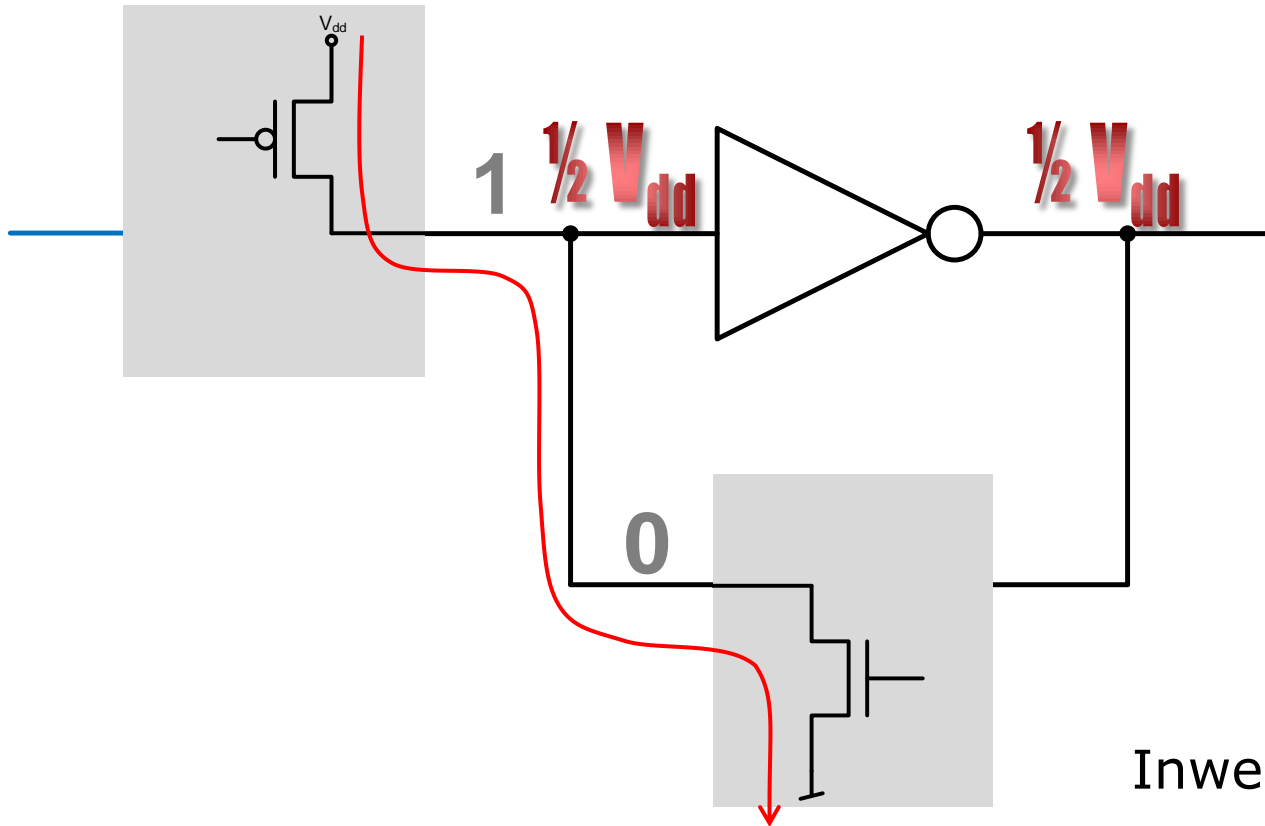
Gdyby nie było bramek transmisyjnych – sterowanie



Inwertery symetryczne

Przerzutnik D-latch – działanie

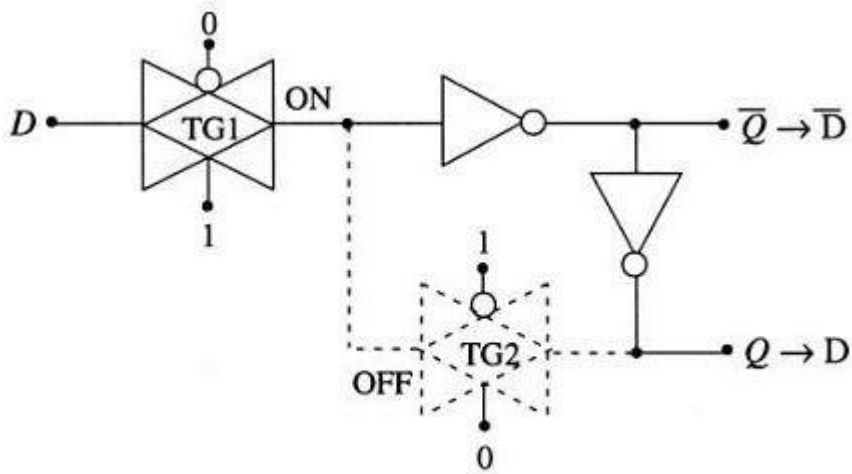
Gdyby nie było bramek transmisyjnych – sterowanie



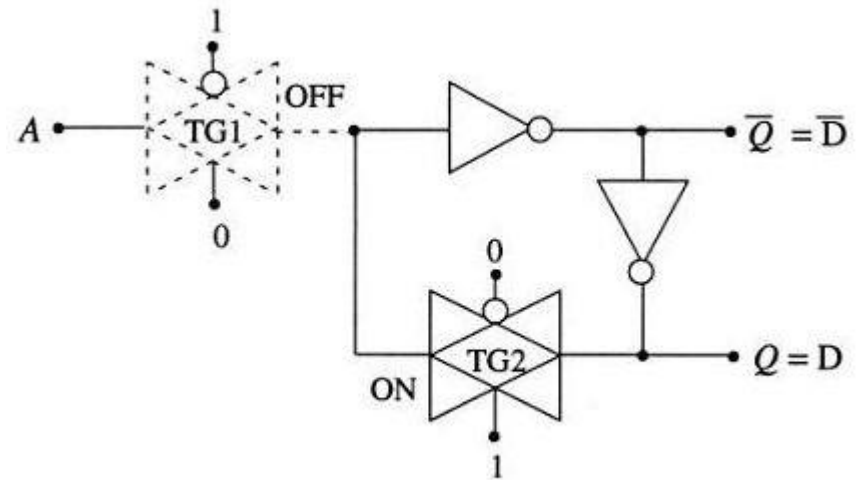
Inwertery symetryczne

**Dwa NOT'y to za mało,
potrzeba wyłączników – bramki transmisyjne**

Przerzutnik D-latch – działanie

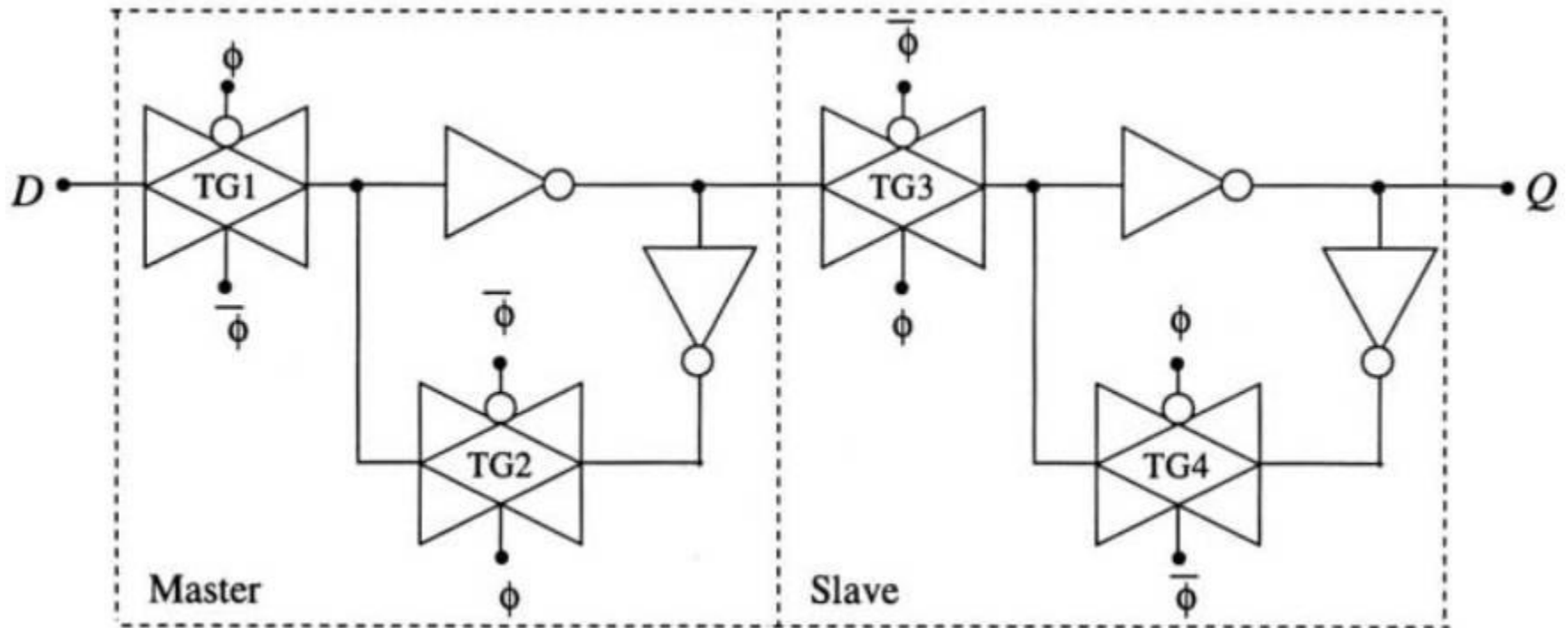


(a) Load operation with $LD=1$



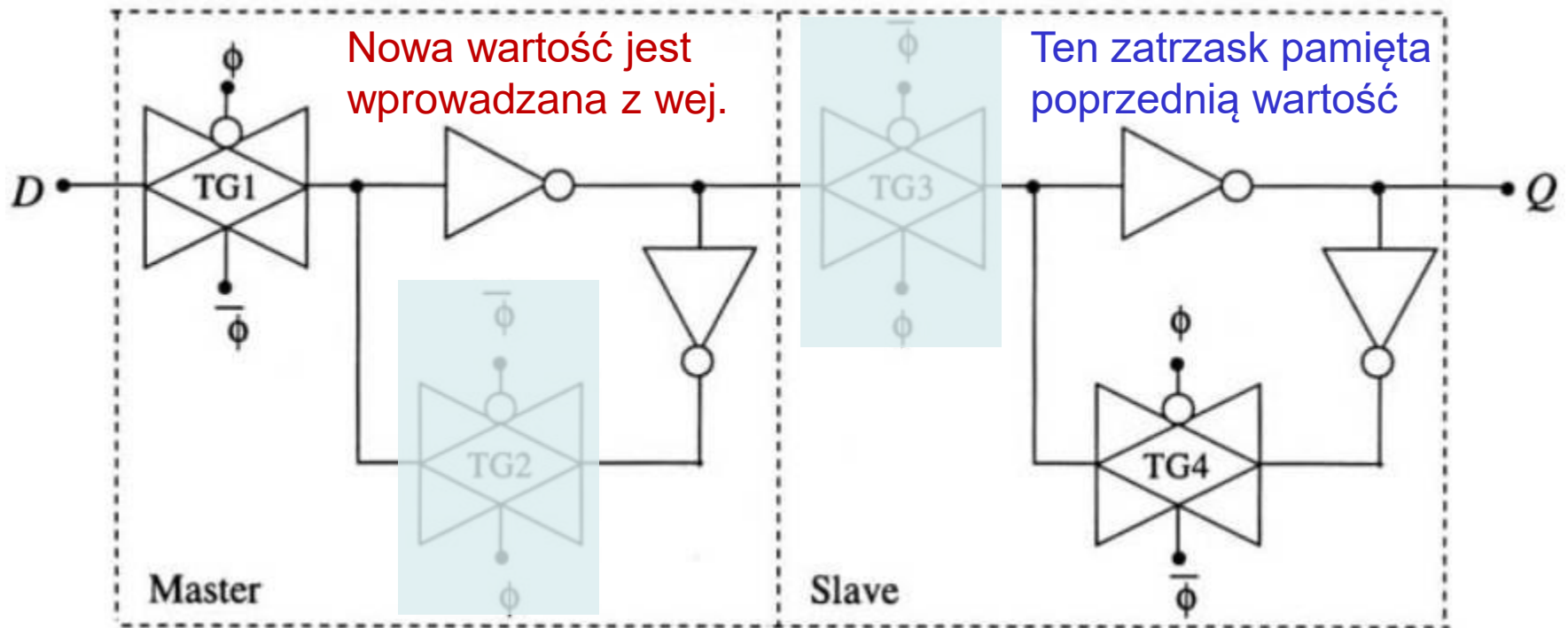
(b) Hold operation with $LD=0$

Przerzutnik D (flip-flop) - schemat



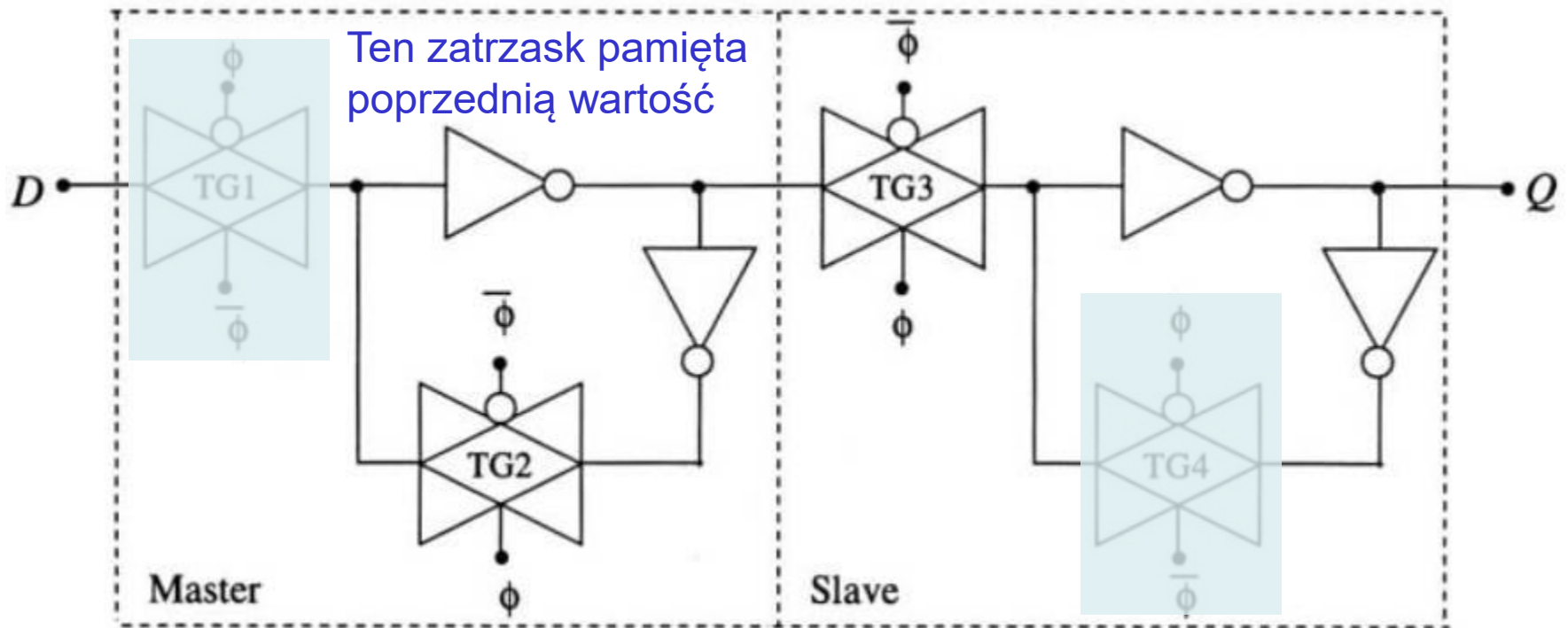
Przerzutnik D (flip-flop) – działanie

$\phi = 0, \bar{\phi} = 1$ – ładowanie



Przerzutnik D (flip-flop) – działanie

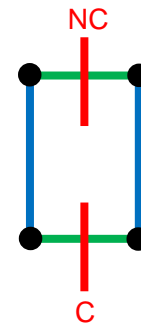
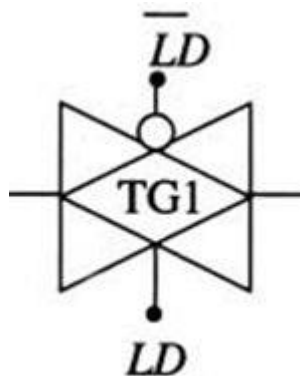
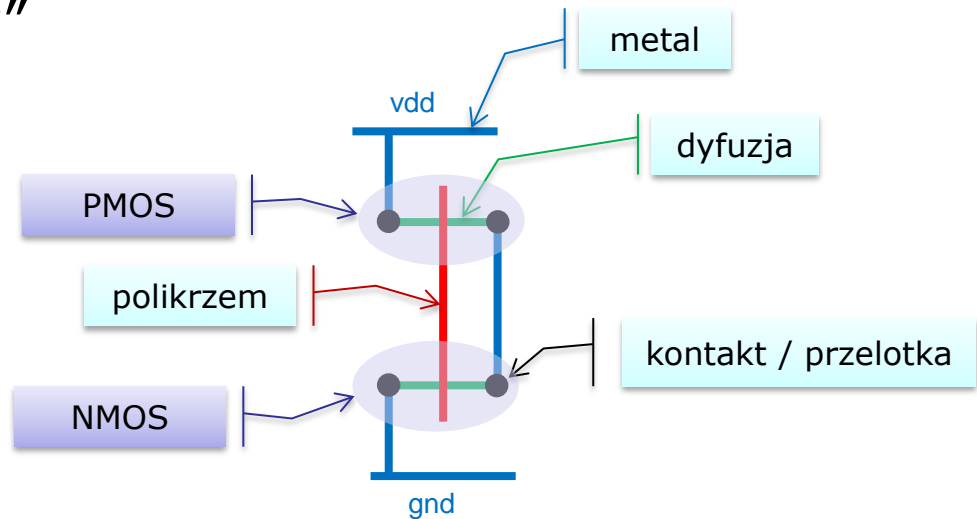
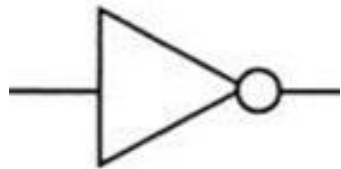
$\phi = 1, \bar{\phi} = 0$ – zatrzaśnięcie



Przerzutnik D

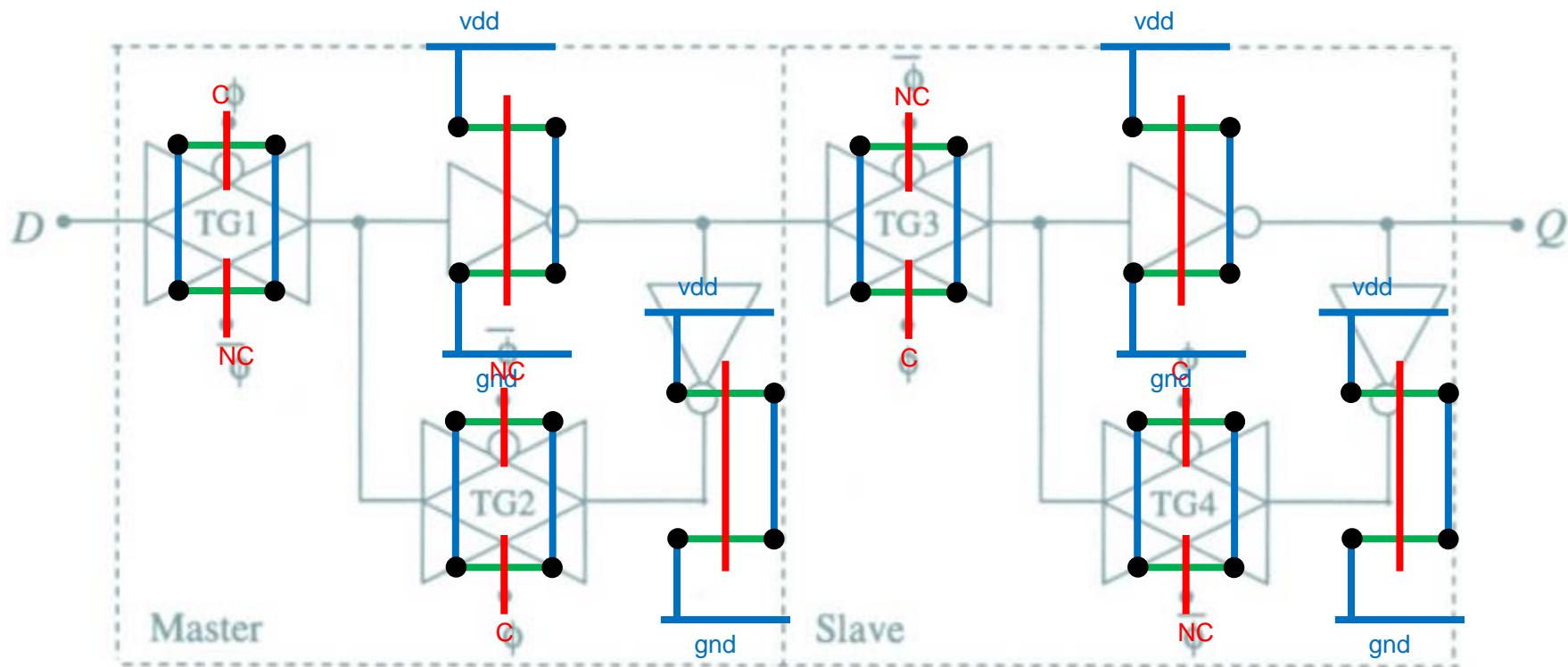
schemat → topografia

layout „kreskowy”



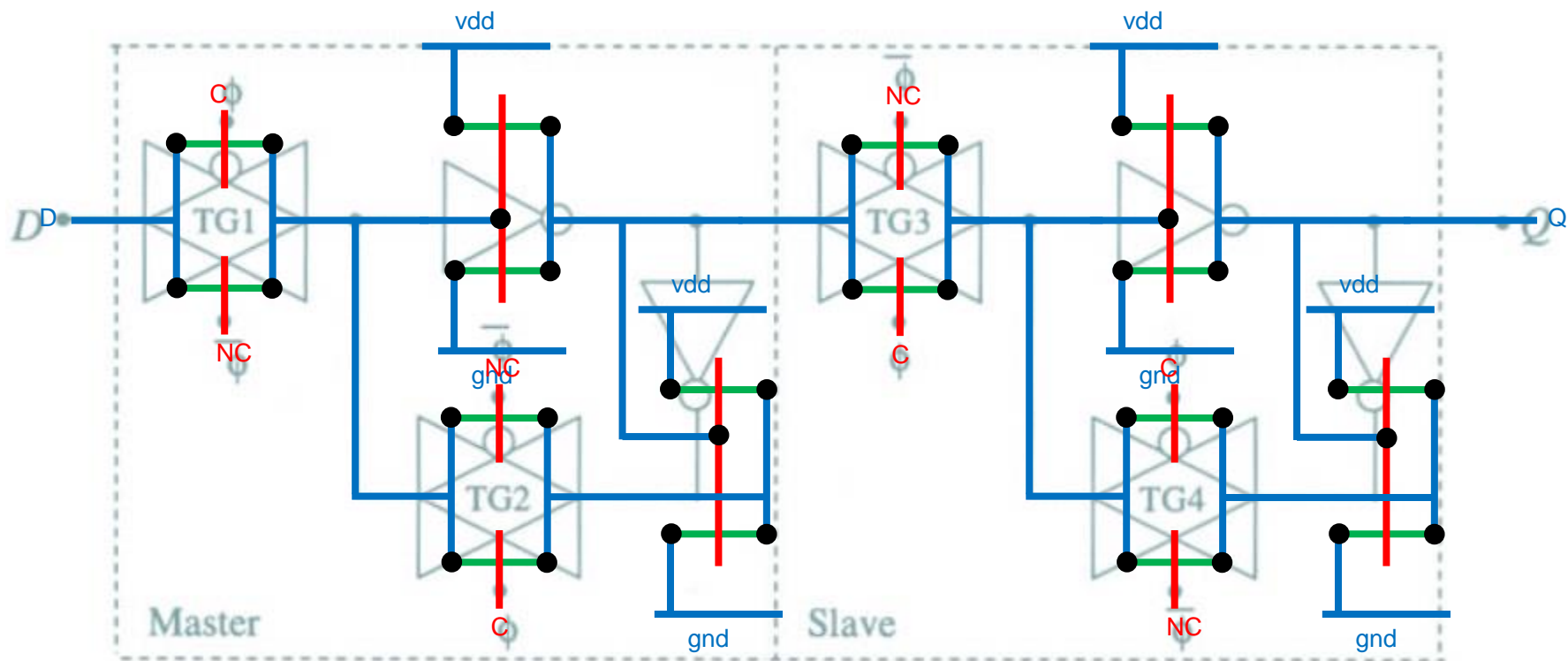
Przerzutnik D

schemat → topografia



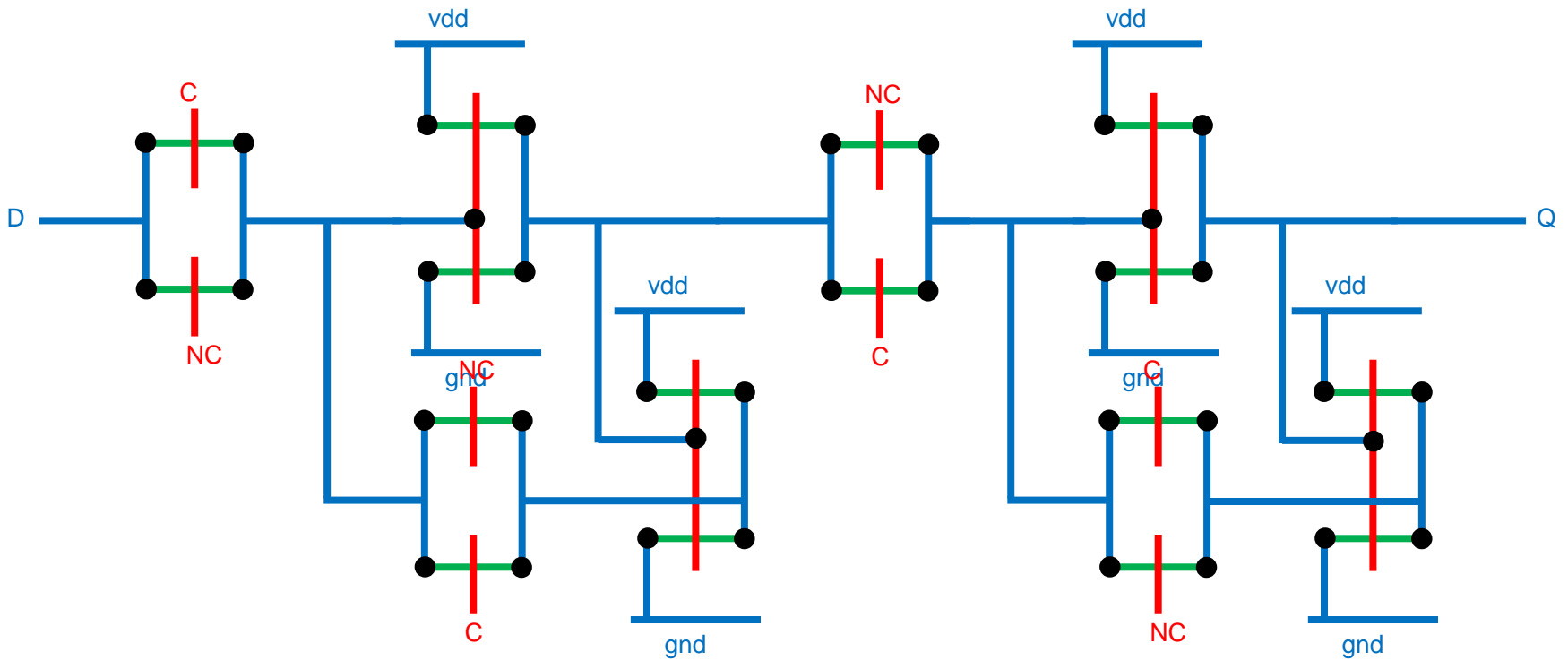
Przerzutnik D

schemat → topografia



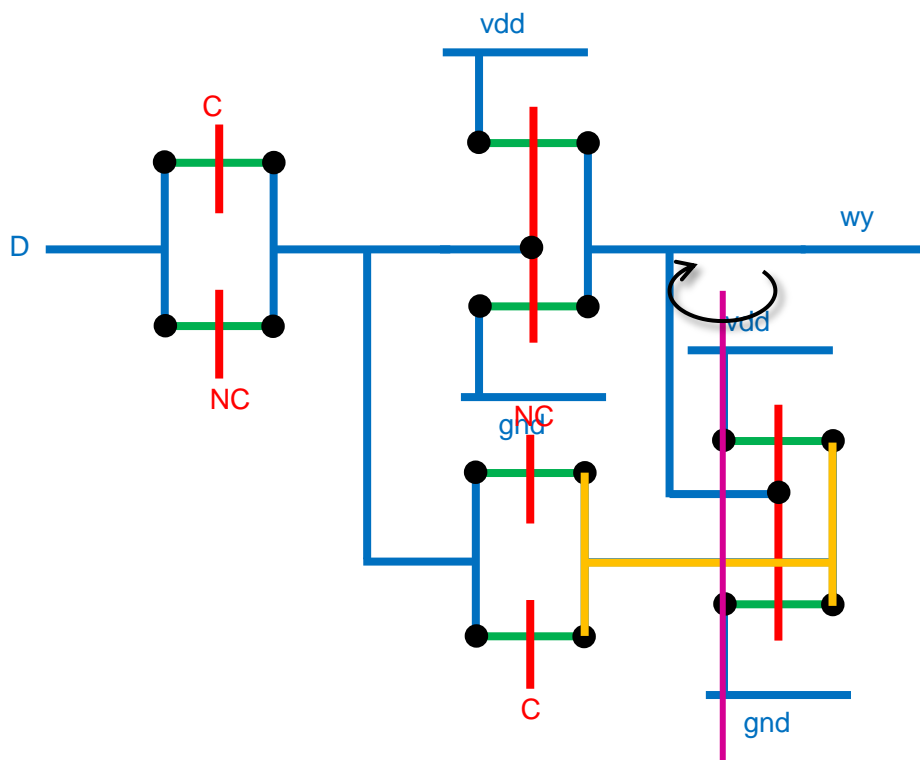
Przerzutnik D

schemat → topografia



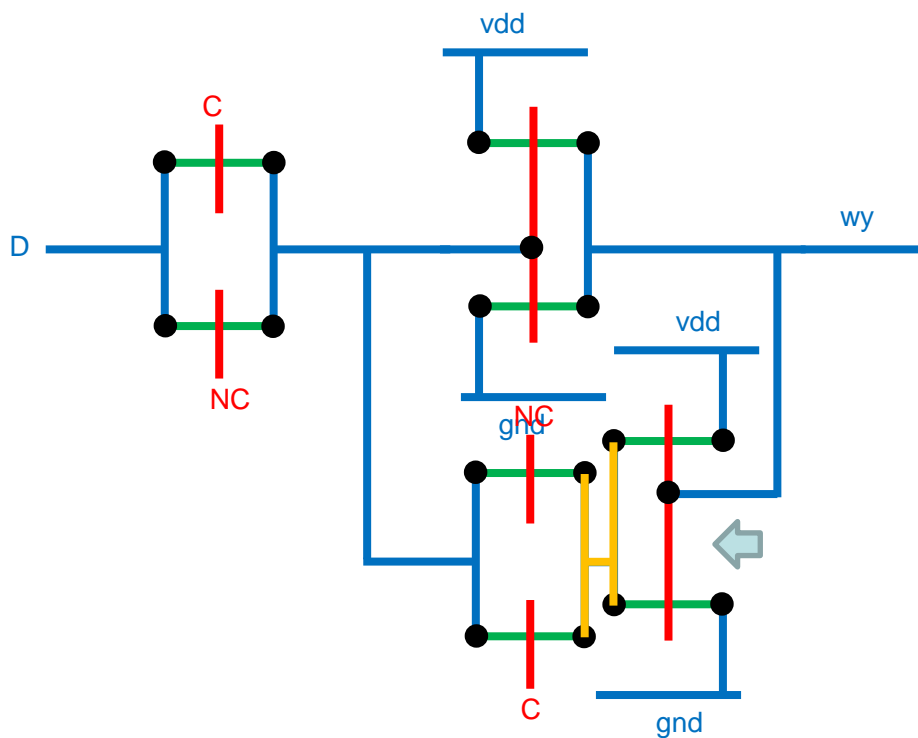
Przerzutnik D

optymalizacja topografii (1-szy latch)



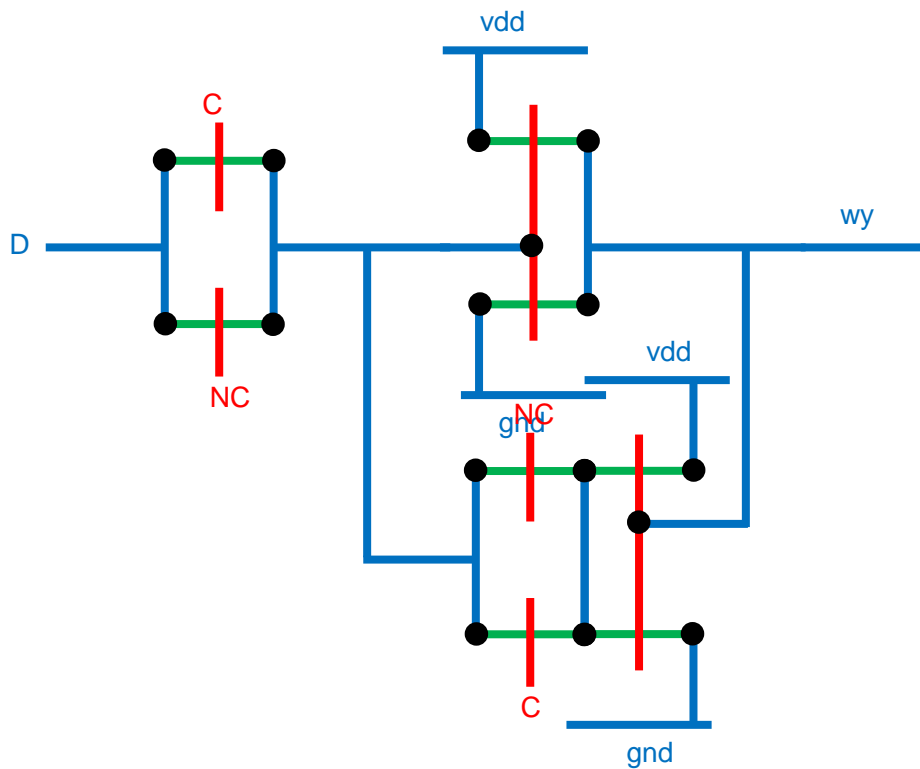
Przerzutnik D

optymalizacja topografii (1-szy latch)



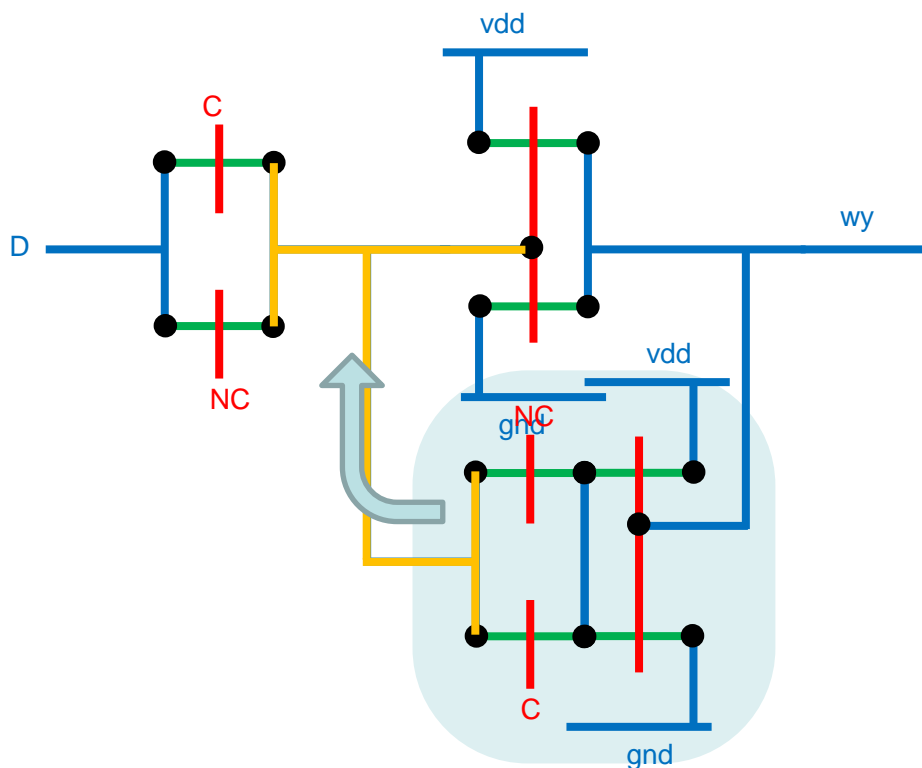
Przerzutnik D

optymalizacja topografii (1-szy latch)



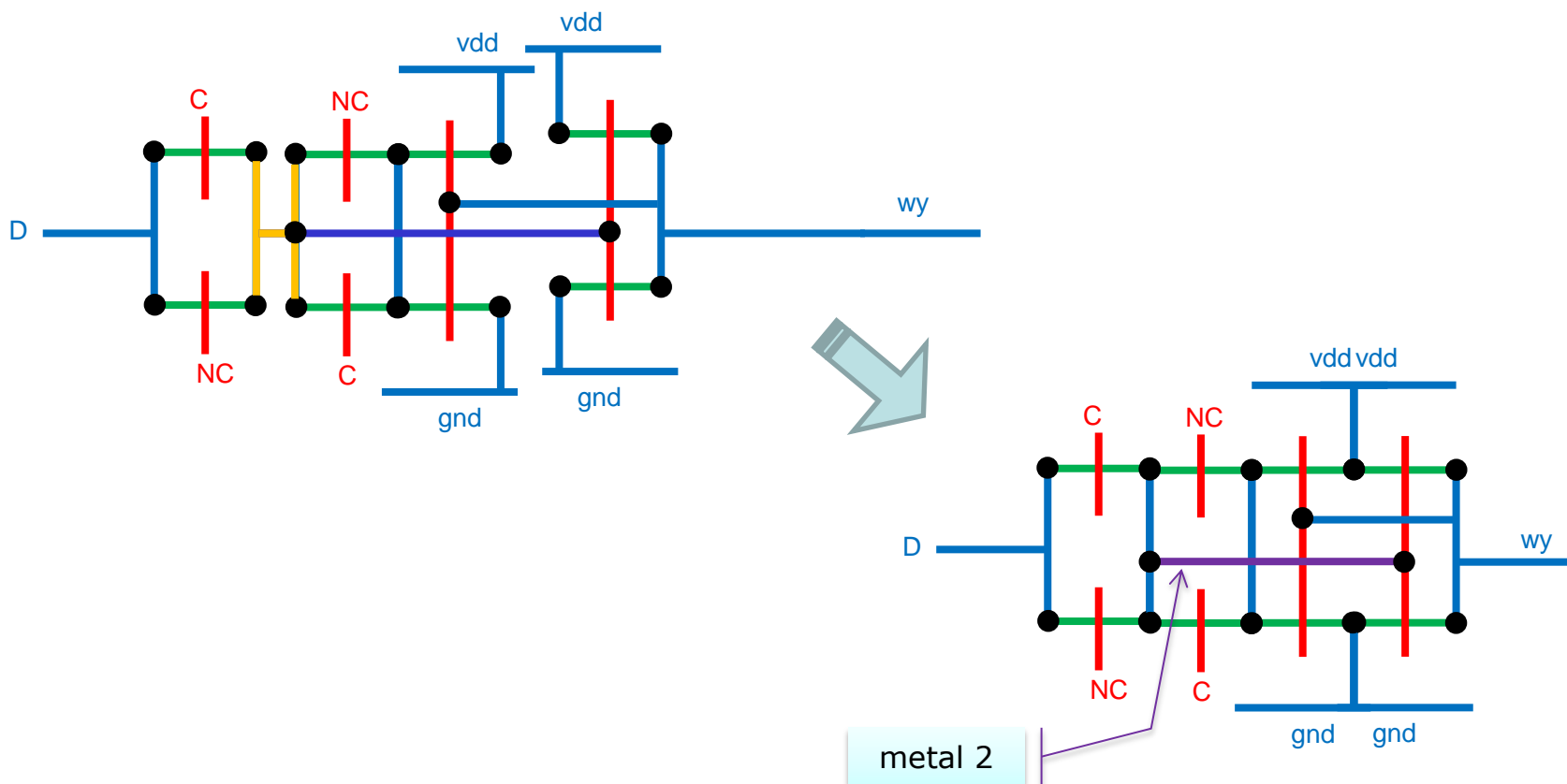
Przerzutnik D

optymalizacja topografii (1-szy latch)



Przerzutnik D

optymalizacja topografii (1-szy latch)

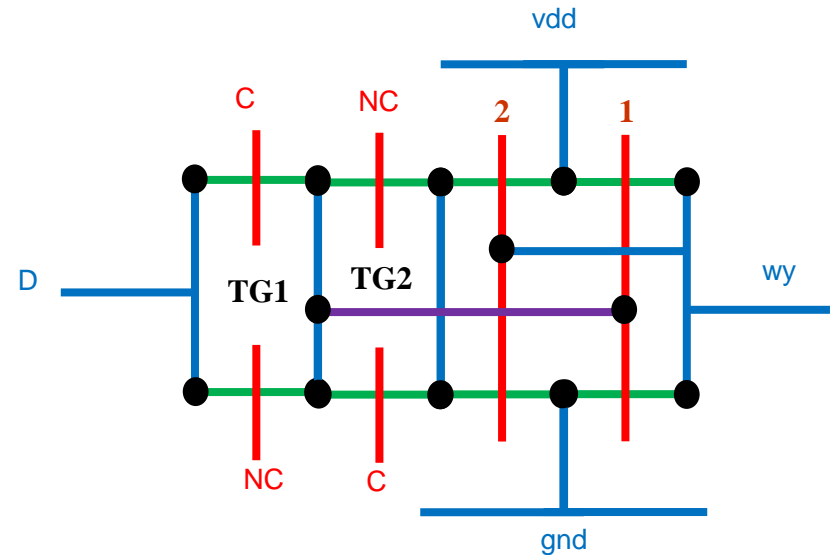
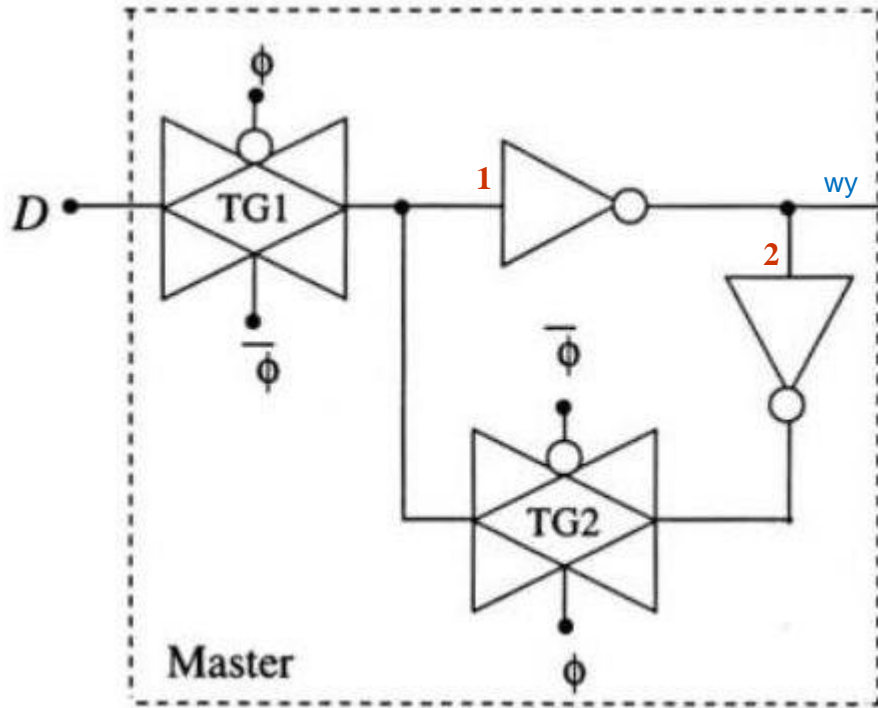




AGH

Przerzutnik D

topografia (1-szy latch) – porównanie ze schematem





AGH

Przerzutnik D

topografia zoptymalizowana

